

达林顿阵列功率驱动集成电路

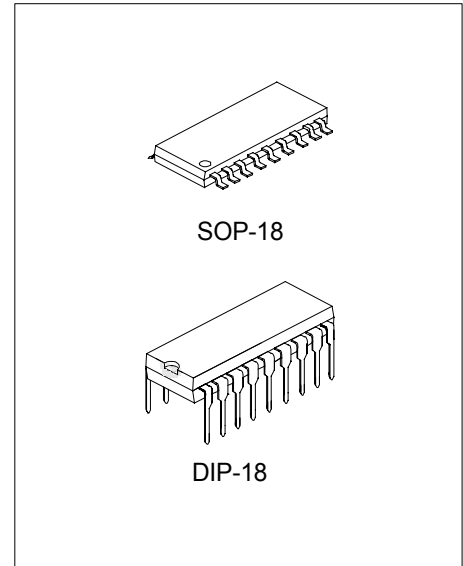
概述

ULN2803是高耐压、大电流达林顿阵列，由八个NPN 达林顿管组成。所有单元共用发射极，每个单元采用开集电极输出。每一对达林顿都串联一个2.7K 的基极电阻，直接兼容TTL 和5V CMOS 电路，可以直接处理原先需要标准逻辑缓冲器来处理的数据。

ULN2803 工作电压高，工作电流大，灌电流可达500mA，并且能够在关态时承受50V 的电压，输出还可以在负载电流下并行运行，很好的提供了需要多接口驱动电路的解决方案。

特点

- ◆ 工作电压范围宽
- ◆ 八路高增益达林顿阵列
- ◆ 输出电压高（可达 50V）
- ◆ 输出电流大（可达 500mA）
- ◆ 可与 TTL、CMOS、PMOS 直接连接
- ◆ 内置钳位二极管适应感性负载



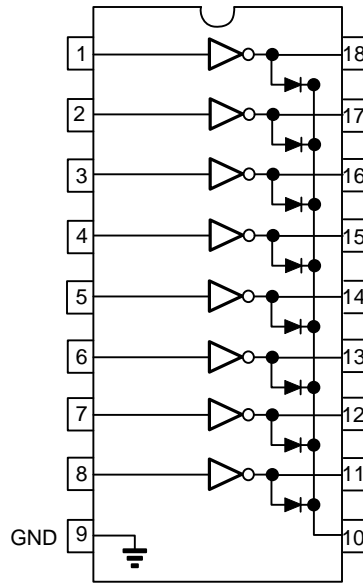
应用

- ◆ 继电器驱动
- ◆ 直流照明驱动
- ◆ 步进电机驱动
- ◆ 电磁阀
- ◆ 直流无刷电机驱动

产品订购信息

产品名称	封装	打印名称	包装	包装数量
ULN2803ADN	DIP18	ULN2803	管装	800 只/盒
ULN2803ADM/TR	SOP18	ULN2803	编带	2000 只/盘

电路框图



ULN2803 管脚说明表

管脚		I/O	描述
名字	脚位		
<1:8>	1-8	Input	通道 1 到 8 达林顿输入
<11:18>	18-11	Output	通道 1 到 8 达林顿输出
(GND)	9	GND	所有通道的接地端
COM	10	Input/ Output	钳位二极管负极（感性负载应用）

极限参数

参 数	符 号	范 围	单 位
输入电压	V_{IN}	-0.5~30	V
输出电压	V_{OUT}	-0.5~50	V
钳位二极管反向电压	V_R	55	V
集电极持续工作电流	I_{OUT}	500	mA
钳位二极管正向电流	I_F	25	mA
储藏温度	T_{STG}	-55~150	°C
工作温度	T_{OPR}	-40~85	°C
结温	T_J	-40~150	°C

电气特性参数(除非特别指定 $T_a=25^{\circ}C$)

参 数	符 号	测试条件	最小值	典型值	最大值	单 位
输出管漏电流	I_{CEX}	$T_A=25^{\circ}C, V_{CE}=50V$ (图1)	--	--	20	uA
		$T_A=85^{\circ}C, V_{CE}=50V$ (图1)	--	--	100	
CE饱和压降	$V_{CE(sat)}$	$I_{OUT}=350mA, I_{IN}=500\text{ uA}$ (图3)	--	1.3	1.6	V
		$I_{OUT}=250mA, I_{IN}=350\text{ uA}$ (图3)	--	1.1	1.3	
		$I_{OUT}=100mA, I_{IN}=250\text{ uA}$ (图3)	--	0.9	1.1	
开态输入电流	$I_{I(ON)}$	$V_I=3.85V$ (图4)	--	0.93	1.35	mA
关态输入电流	$I_{I(OFF)}$	$T_A=+25^{\circ}C, I_C=500\text{uA}$ (图5)	50	100	--	uA
		$T_A=+85^{\circ}C, I_C=500\text{uA}$ (图5)	25	50	--	
开态输入电压	$V_{I(ON)}$	$V_{CE}=2.0V, I_C=200mA$ (图6)	--	--	2.4	V
		$V_{CE}=2.0V, I_C=250mA$ (图6)	--	--	2.7	
		$V_{CE}=2.0V, I_C=300mA$ (图6)	--	--	3.0	
输入电容	C_I		--	15	30	pF
导通延迟时间	t_{MH}	$0.5V_I$ to $0.5V_O$	--	--	1.0	μS
关断延迟时间	t_{ML}	$0.5V_I$ to $0.5V_O$	--	--	1.0	
嵌位二极管漏电流	I_R	$T_A=+25^{\circ}C, V_R=50V$ (图7)	--	--	10	μA
		$T_A=+85^{\circ}C, V_R=50V$ (图7)	--	--	50	
嵌位二极管正向压降	V_F	$I_F=350mA$ (图8)	--	1.7	2.0	V

注：1、极限值是指超出该范围，器件有可能被损坏，并非器件的正常工作条件范围。电参数表提供了器件的工作条件范围；

2、除特别指明外，所有条件适用于达林顿阵列；

3、通常条件下，每路输出在 $70^{\circ}C$ 、 $V_{CE}(Sat)=1.6V$ 下脉冲宽度为 20ms 的持续工作电流为 350mA。

典型特性曲线

图1. 集电极电流 vs. 饱和压降

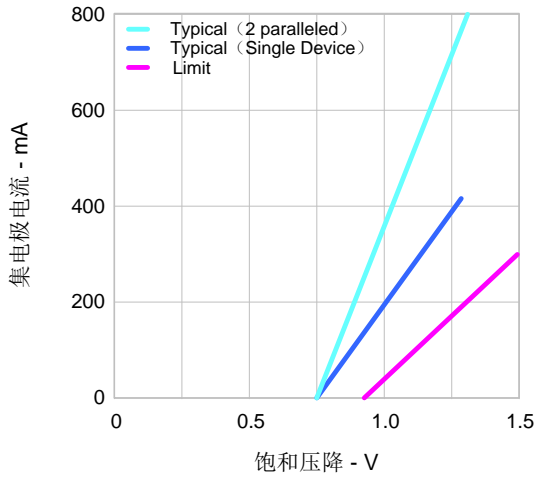


图2. 集电极电流 vs. 输入电流

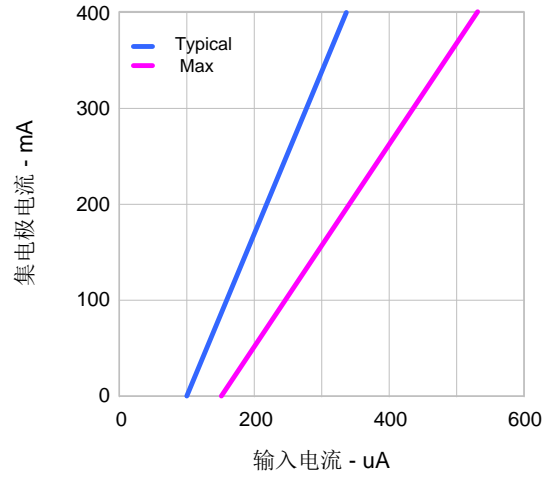


图3. 输入电流 vs. 输入电压

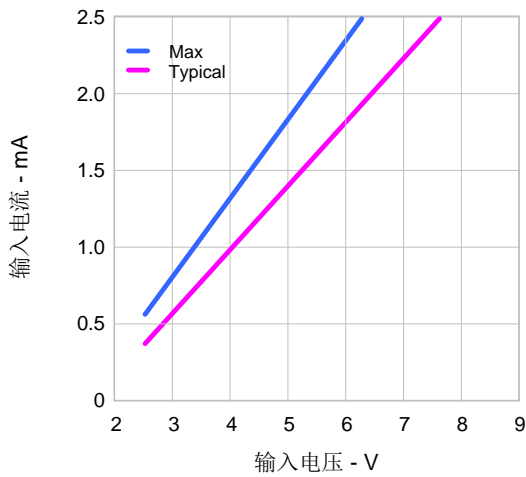
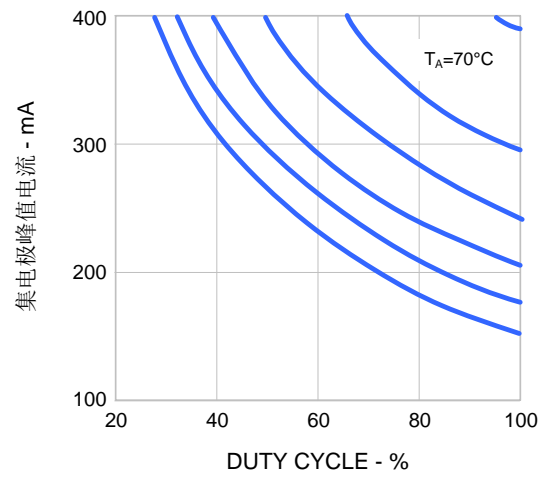
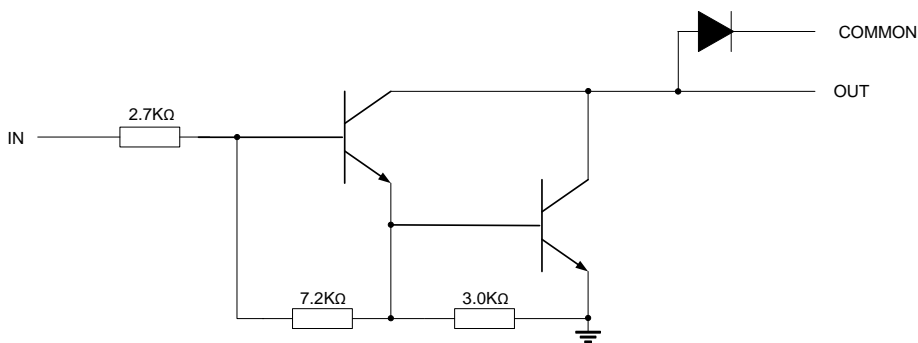


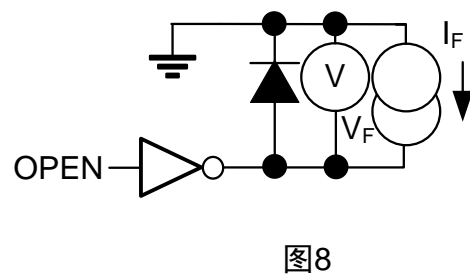
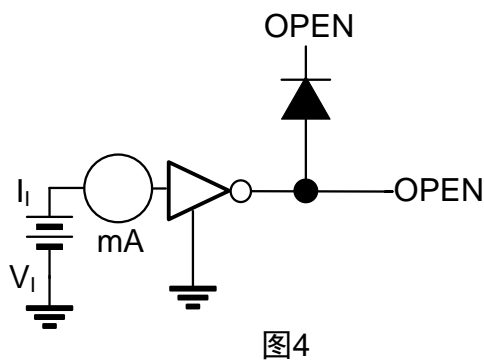
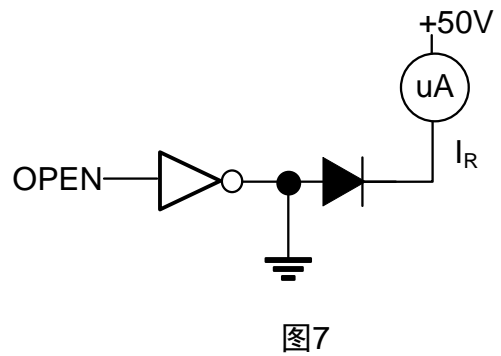
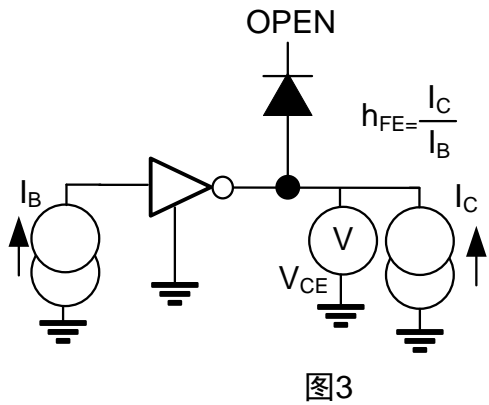
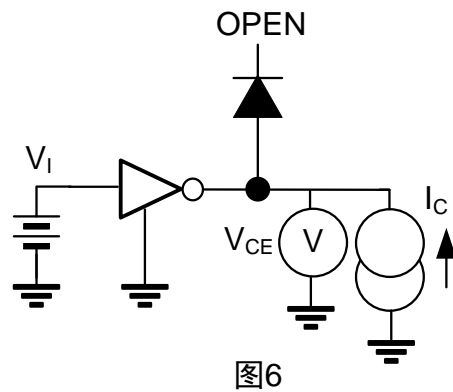
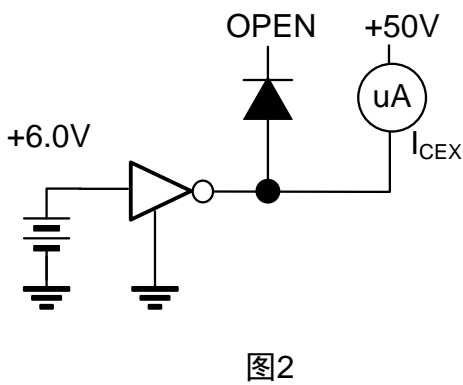
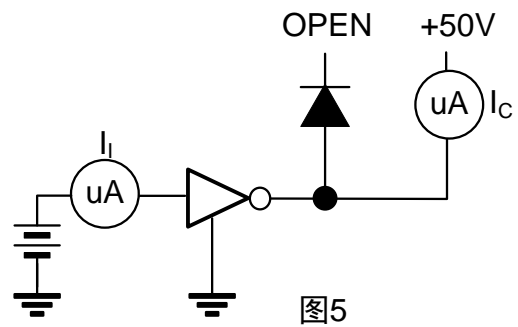
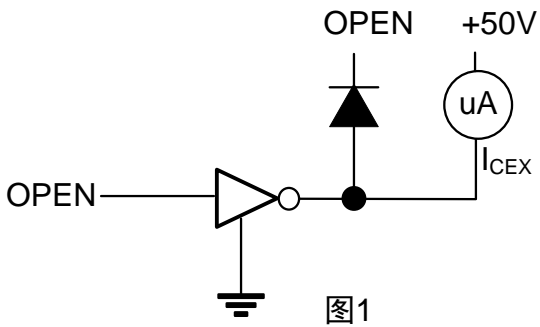
图4. 集电极峰值电流 vs. 几路同时导通



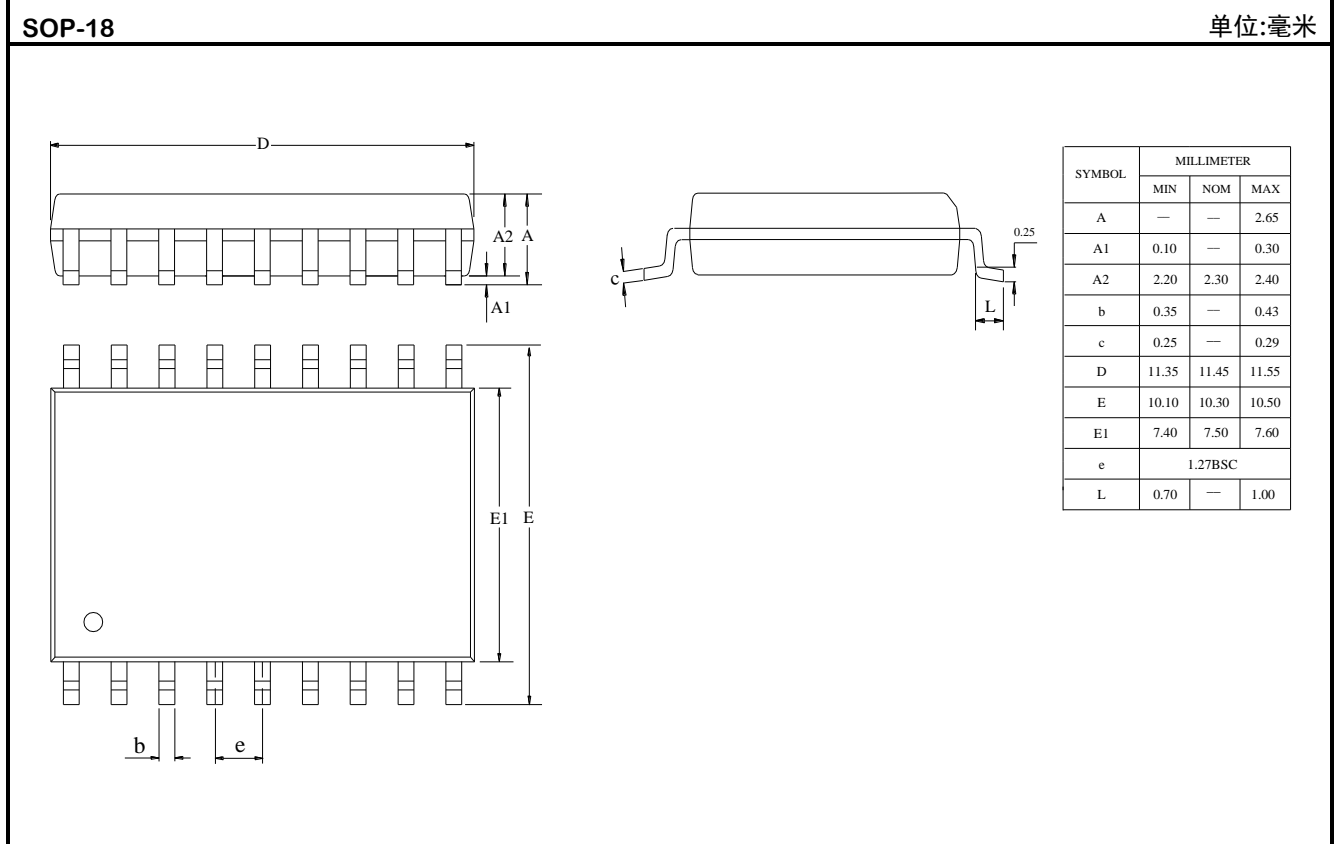
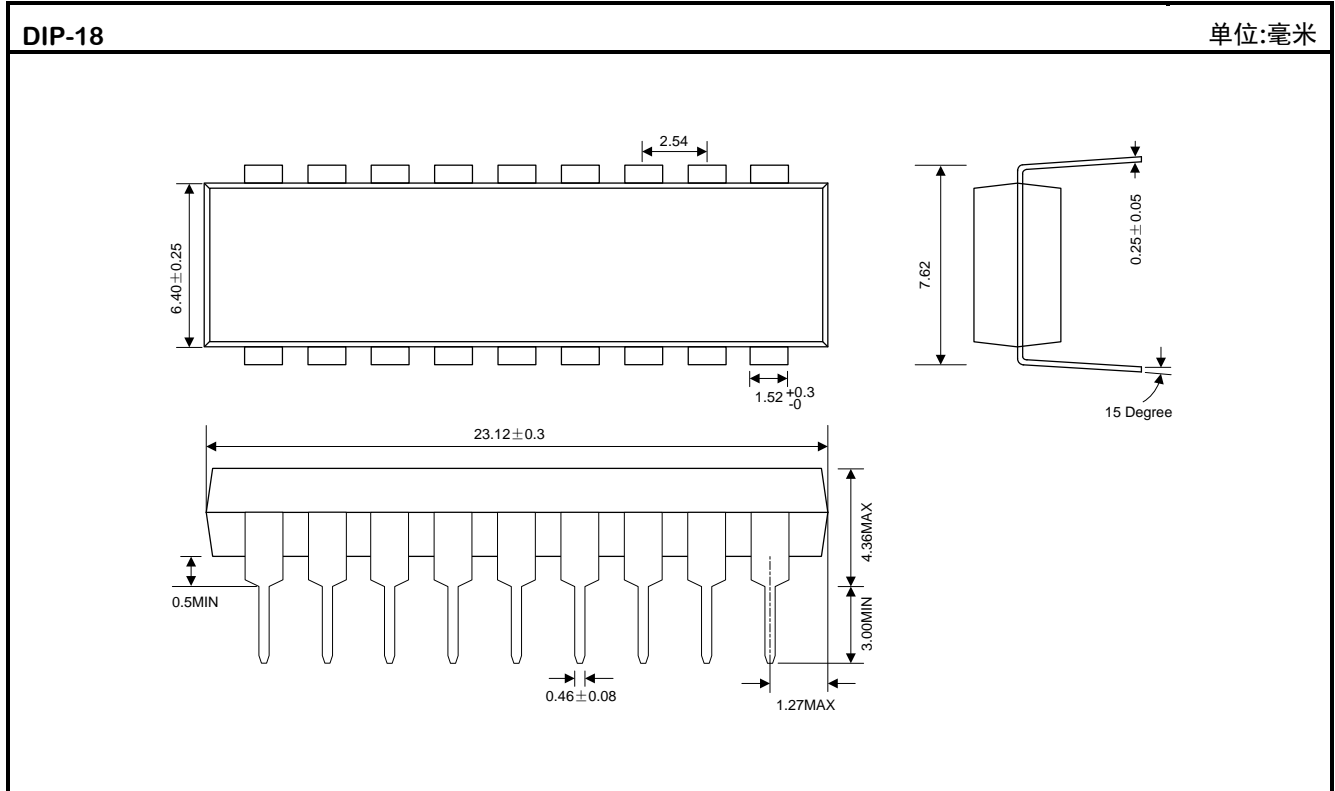
内部等效线路图



测试线路图



封装外形图



重要声明：

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施，以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。

华冠半导体的文档资料，仅在没有对内容进行任何篡改且带有相关授权的情况下才允许进行复制。华冠半导体对篡改过的文件不承担任何责任或义务。